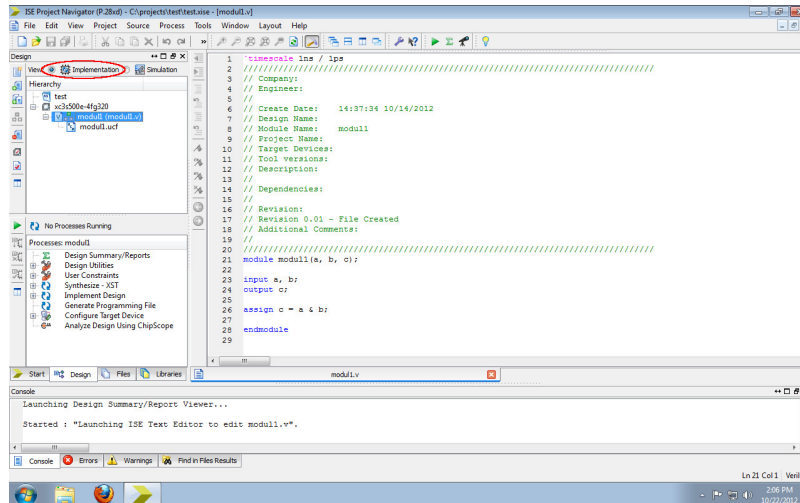
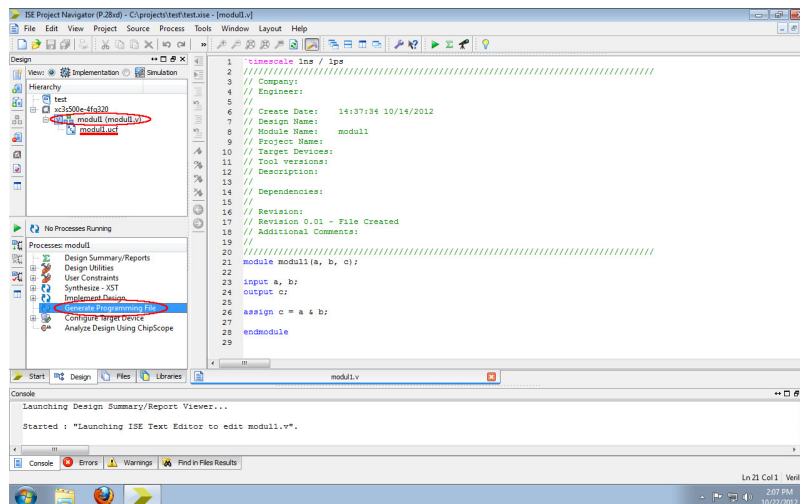


Programarea FPGA-ului folosind Xilinx ISE

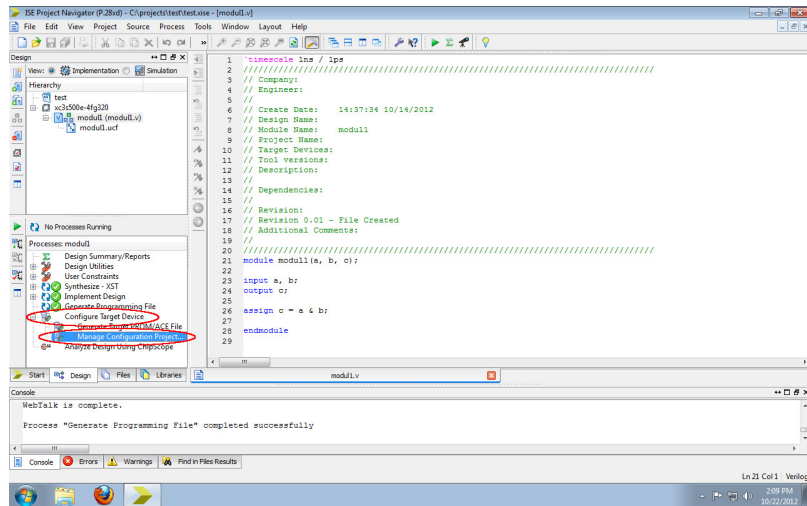
- Treceți în modul implementare apăsând butonul *Implementation*.



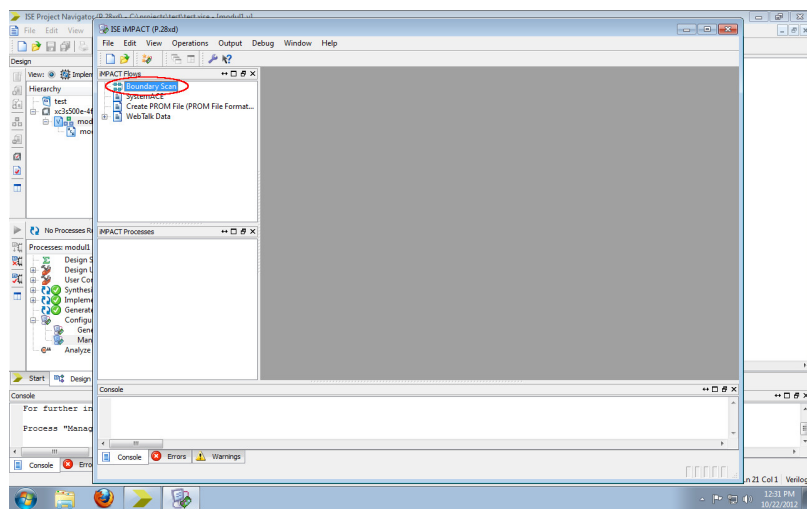
- Selectați modulul **top-level** din ierarhia proiectului și rulați procesul *Generate Programming File*, aflat în lista de procese, pentru a genera fișierul necesar programării FPGA-ului. Trebuie să aveți definit un fișier de constrângeri care să facă legătura între porturile modulului top-level și pinii FPGA-ului. Urmăriți [tutorialul de asignare a pinilor de IO](#) pentru a genera acest fișier dacă el nu a fost creat deja.



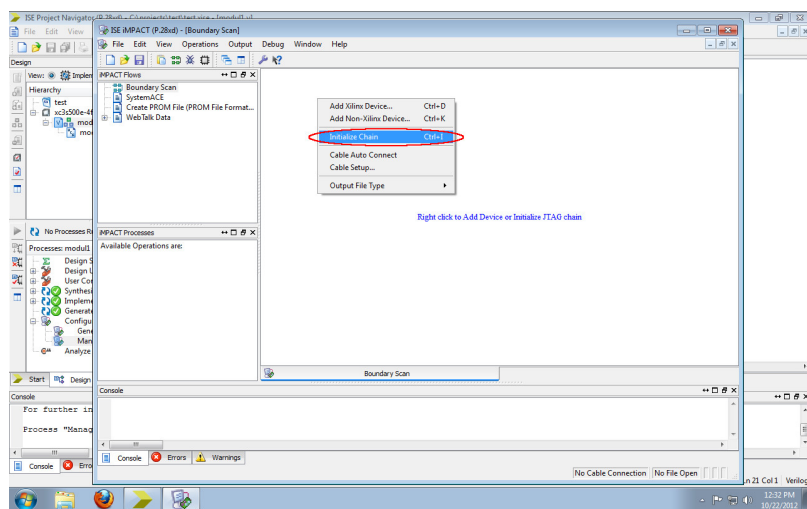
- Rulați procesul *Manage Configuration Project (iMPACT)*, aflat în lista de procese sub nodul *Configure Target Device*, pentru a porni aplicația de programare a FPGA-ului.



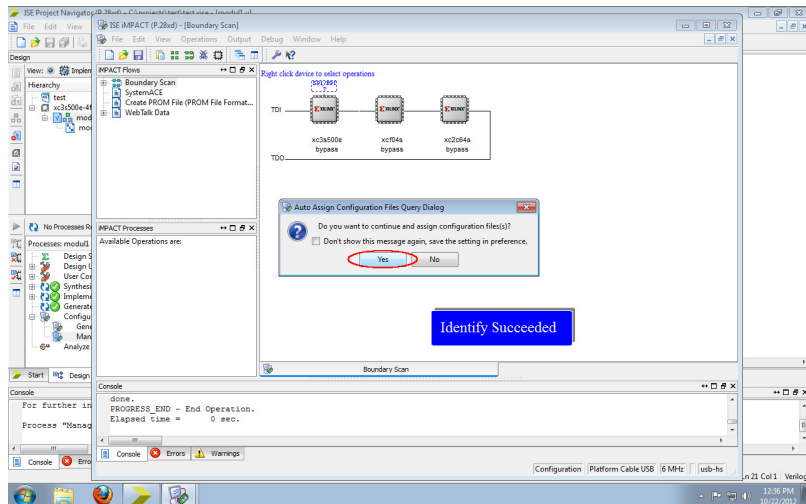
- Deschideți fereastra *Boundary Scan* prin *dublu-click*.



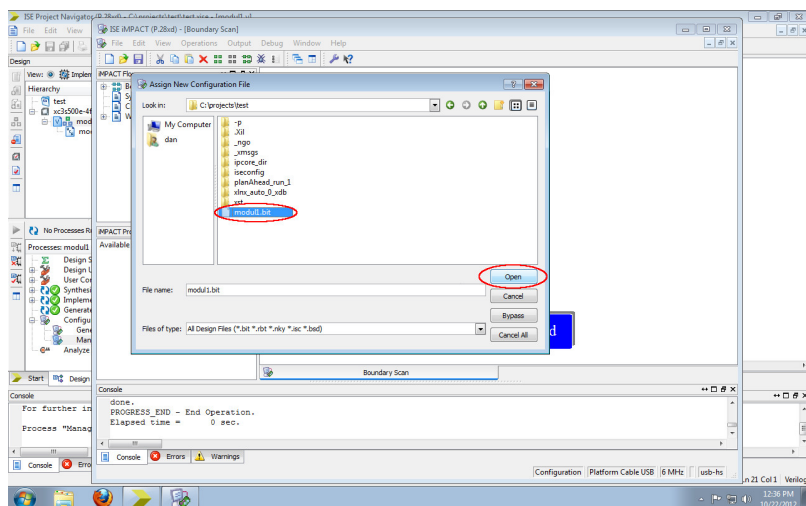
- Faceți *click-dreapta* în fereastra deschisă și selectați opțiunea *Initialize Chain* pentru a iniția conexiunea cu placa de dezvoltare.



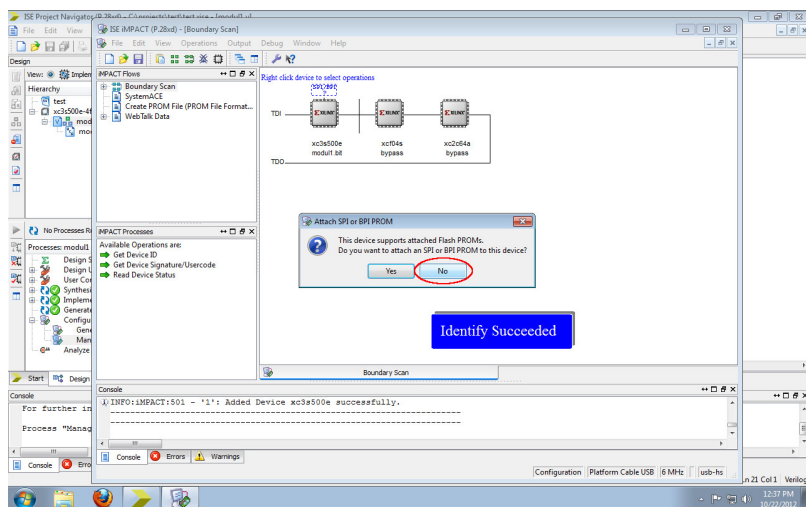
- Veți fi întrebați dacă doriți să selectați fișierele de configurare pentru chip-urile de pe placă (printre care de află și FPGA-ul). Apăsați butonul *Yes*.



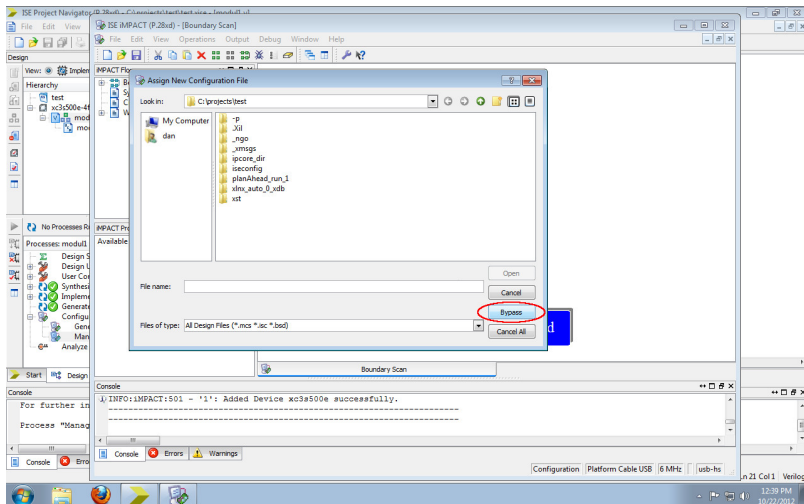
- Primul fișier de configurare este cel pentru chip-ul FPGA. Din directorul proiectului selectați fișierul de programare (extensia .bit) generat anterior.



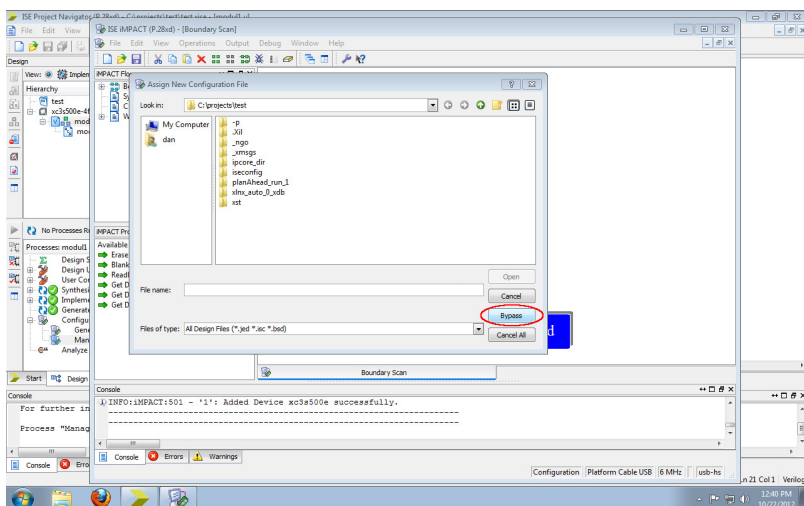
- Veți fi întrebați dacă doriți să atașați o memorie PROM la FPGA folosind SPI sau BPI. Apăsați butonul *No*.



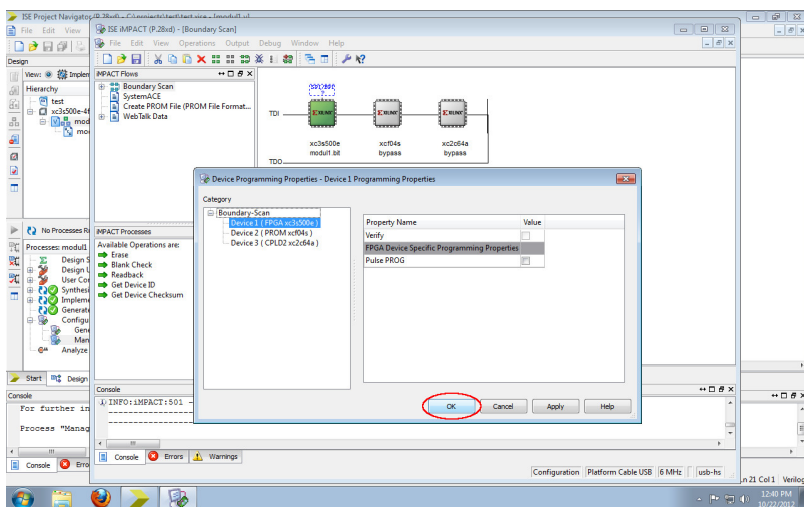
- Al doilea fișier de configurare este pentru memoria PROM. Apăsați butonul *Bypass* deoarece nu dorim modificarea acestei memorii.



- Al treilea fișier de configurare este pentru chip-ul CPLD. Apăsați butonul *Bypass* deoarece nu dorim configurarea acestui chip.



- Ultima fereastră ne permite modificarea unor opțiuni ale procesului de programare pentru cele trei chip-uri. Apăsați butonul *Ok* deoarece nu este necesară modificarea opțiunilor selectate implicit.



- Faceți click dreapta pe primul chip **xc3s500e** (FPGA-ul) și selectați opțiunea *Program* pentru a începe procesul de programare a plăcii.

